

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **07-169833**

(43)Date of publication of application : **04.07.1995**

(51)Int.Cl. H01L 21/768
C23C 16/34
C23C 16/40
C23C 16/50
H01L 21/318

(21)Application number : **05-312417**

(71)Applicant : **NEC CORP**

(22)Date of filing : **14.12.1993**

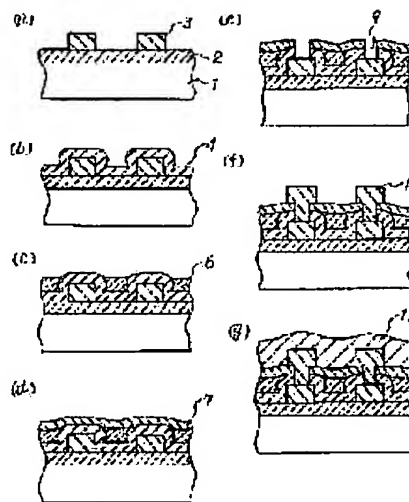
(72)Inventor : **HONMA TETSUYA**

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To improve moisture-resistance reliability of the multilayered interconnection of a semiconductor device without the occurrence of cracks even if the thickness of an acid/silicon nitride film is made to be about $3\mu\text{m}$ by providing the acid/silicon nitride film containing fluorine at least at one part among the interlayer insulating film and the surface protecting film of the multilayered interconnection.

CONSTITUTION: On a silicon substrate 1, a first aluminum wiring 3 is formed through a first silicon oxide film 2 such as a phosphorus/borosilicate glass film. Then, a second silicon oxide film 4 is formed by a plasma chemical vapor growth method. Then, after the formation of a spin-on-glass film, etching back is performed, and a recess part is filled with the spin-on-glass film 6. Thus, an interlayer insulating film is flattened. Thereafter, a third silicon oxide film 7 is formed by using the same conditions for forming the second silicon oxide film 4. Then, a via-hole 9 is formed. Thereafter, a second aluminum wiring 10 is formed. Then, an acid/silicon nitride film 11 containing fluorine having the thickness of about $1.5\mu\text{m}$ is formed as a surface protecting film.



LEGAL STATUS

[Date of request for examination] 22.06.1994

[Date of sending the examiner's decision of rejection] 07.10.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 09-18947

[Date of requesting appeal against examiner's decision of rejection] 06.11.1997

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-169833

(43) 公開日 平成7年(1995)7月4日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/768

C 2 3 C 16/34

16/40

16/50

H 0 1 L 21/ 90

K

審査請求 有 請求項の数 5 O L (全 9 頁) 最終頁に続く

(21) 出願番号

特願平5-312417

(22) 出願日

平成5年(1993)12月14日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 本間 哲哉

東京都港区芝五丁目7番1号 日本電気株

式会社内

(74) 代理人 弁理士 京本 直樹 (外2名)

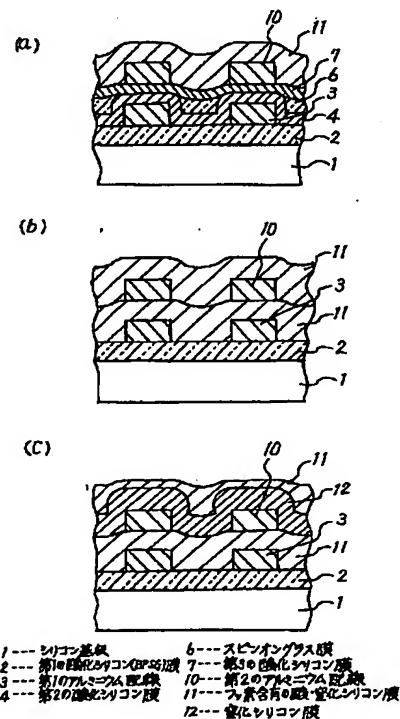
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】 200℃以下の低温で形成できる絶縁膜を層間絶縁膜や表面保護膜に用いることによって高信頼性が得られる半導体装置及びその製造方法を提供する。

【構成】 多層配線の層間絶縁膜と表面保護膜の少なくとも一部にフッ素含有の酸・窒化シリコン膜を有する。このフッ素含有の酸・窒化シリコン膜は、フルオロアルコキシシランガスと、窒素原子を含むガスと、酸素原子を含むガスとを用いる化学気相成長法によって形成する。

【効果】 低温形成が可能であるため、フッ素含有の酸・窒化シリコン膜の厚膜化(～3μm)が可能となり、亀裂に起因する耐湿信頼性の劣化を防止できる。また低応力化が可能であり、A1配線の信頼性が向上する。膜中の残留水分量が少なくA1配線の腐食、ビアホール抵抗の増加を防止できる。また、平坦性に優れた層間膜、表面保護膜の形成が可能となる。



【特許請求の範囲】

【請求項 1】 多層配線の層間絶縁膜と表面保護膜のうちの少くとも一部にフッ素を含有する酸・窒化シリコン膜を有することを特徴とする半導体装置。

【請求項 2】 多層配線の層間絶縁膜と表面保護膜のうちの少くとも一部としてフッ素を含有する酸・窒化シリコン膜を用い、該フッ素を含有する酸・窒化シリコン膜が、フルオロアルコキシシラン〔化学式： $F_n Si(O R)_{4-n}$ ， R ：アルキル基， n ：1，2，3〕ガスと、窒素原子を含むガスと、酸素原子を含むガスとを用いる化学気相成長法によって形成されることを特徴とする半導体装置の製造方法。

【請求項 3】 前記窒素原子を含むガスは、窒素(N_2)ガス、亜酸化窒素($N_2 O$)ガス、アンモニア(NH_3)ガスのうちの少くとも1つであることを特徴とする請求項 2 に記載の半導体装置の製造方法。

【請求項 4】 前記酸素原子を含むガスは、酸素(O_2)ガス、水蒸気オゾンガスのうちの少くとも1つであることを特徴とする請求項 2 に記載の半導体装置の製造方法。

【請求項 5】 前記化学気相成長法は、熱化学気相成長法、プラズマ化学気相成長法、光化学気相成長法、電子サイクロトロン共鳴を用いる化学気相成長法のうちの少くとも1つであることを特徴とする請求項 2 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置及びその製造方法に係わり、特に、多層配線用の層間絶縁膜と表面保護膜及びこれらの形成方法に関する。

【0002】

【従来の技術】 従来、半導体装置の多層配線層間絶縁膜及びその製造方法は、例えば特開平 2-209753 号公報で述べられているように、層間絶縁膜として SiO_2 膜を用いており、その形成方法を図 5 を参照して説明する。まず図 5 (a) に示すように、シリコン基板 1 上に、下層 A1 配線 3 を形成した後、図 5 (b) に示すように、プラズマ化学気相成長法によって厚さ 200～300 nm の第 1 の SiO_2 膜 4 を形成する。ここで、形成条件としては、基板加熱温度 200～380℃、装置内圧力 0.1～10 Torr、高周波（周波数 13.56 MHz）、電力 2～3 KW を用い、ソースガスとしてモノシランと亜酸化窒素とを用いている。次に図 5

(c) に示すように、テトラエトキシシラン (TEOS) とオゾン (O_3) を用いる常圧 CVD 法によって 350℃ の基板温度で厚さ 2.0 μm 程度の第 2 の SiO_2 膜 5 を形成する。続いて、図 5 (d) に示すように、再びプラズマ化学気相成長法によって第 3 の SiO_2 膜 7 を形成する。以上の工程で層間絶縁膜を形成している。次に、図 5 (e) に示すように、フォトリソグラフ

技術を用いてビアホール形成のためのフォトレジスト膜 8 をマスクとしてビアホールを形成した後、図 5 (f) に示すように、上層 A1 配線層 10 を形成することによって 2 層 A1 配線構造を形成している。

【0003】 また、表面保護膜としては、特公平 3-8581 号公報に開示されているように、シリコンナイトライド (SiN) 膜と平坦化のためのポリイミド膜の積層膜が用いられている。 SiN 膜は、プラズマ化学気相成長法によって厚さ 0.1～1.0 μm に形成され、ポリイミド膜は、スピンコート法で厚さ 0.3～2.0 μm に形成されている。

【0004】

【発明が解決しようとする課題】 しかしながら、上述した従来の層間絶縁膜、表面保護膜とその製造方法は、以下の問題があった。

【0005】 層間絶縁膜の一部に、TEOS とオゾンとを用いる常圧 CVD 法で形成した SiO_2 膜（以下 TEOS-オゾン SiO_2 膜という）を用いているが、TEOS-オゾン SiO_2 膜は、基板温度が 350℃ と高く、成膜後には、熱ストレスによるクラックが発生しやすく、このために高さ 1 μm の厚さが限界である。この亀裂の発生により多層配線の耐湿信頼性が劣化するという問題がある。

【0006】 また、残留応力が 100 MPa 以上であり、この応力によってアルミニウム配線にボイドが発生し、その結果、層間膜形成後あるいは、通電時に断線しやすいという欠点を有しており、アルミニウム配線の信頼性を著しく損なうという問題がある。

【0007】 さらに、TEOS-オゾン SiO_2 膜は、残留水分量が多く、かつ、吸湿性が高いという欠点があり、上層配線形成時に、ビアホール部底部の下層アルミニウム配線の表面を酸化させるために接続抵抗を増加させるという問題があった。

【0008】 また、表面保護膜として窒化シリコン膜を用いる場合は、その残留応力が 500～1000 MPa と大きく、アルミニウム配線のストレスマイグレーションによる断線や配線抵抗の増加が起こり、製造歩留りや、信頼性を低下させるという問題がある。

【0009】 また、窒化シリコン膜だけでは表面の平坦化ができず、その結果、モールド樹脂の応力により、信頼性が低下するという問題があった。

【0010】

【課題を解決するための手段】 本発明の特徴は、多層配線の層間絶縁膜と表面保護膜のうちの少くとも一部にフッ素を含有する酸・窒化シリコン膜を有する半導体装置にある。

【0011】 本発明の他の特徴は、多層配線の層間絶縁膜及び表面保護膜のうちの少くとも一部としてフッ素を含有する酸・窒化シリコン膜を用い、このフッ素を含有する酸・窒化シリコン膜が、フルオロアルコキシシラン

【化学式： $F_n Si(OR)_{4-n}$ ， R ：アルキル基， n ：1，2，3】ガスと、窒素原子を含むガスと、酸素原子を含むガスとを用いる化学気相成長法によって形成される半導体装置の製造方法にある。

【0012】

【実施例】次に本発明について図面を参照して説明する。図1は、本発明の実施例である半導体装置の2層アルミニウム配線構造の断面図である。

【0013】図1(a)は表面保護膜としてフッ素含有の酸・窒化シリコン膜を用いた場合、図1(b)は層間絶縁膜と表面保護膜の両方にフッ素含有の酸・窒化シリコン膜を用いた場合であり、また図1(c)は層間絶縁膜と、表面保護膜の一部にフッ素含有の酸・窒化シリコン膜を用いた場合である。

【0014】本実施例の半導体装置は、図1(a)に示すように、素子が形成されたシリコン基板1上に、第1の酸化シリコン(BPSG)膜2と、第1のアルミニウム配線3を有しており、さらに、第2の酸化シリコン膜4と、スピノングラス膜6と、第3の酸化シリコン膜7とから成る層間絶縁膜と、第2のアルミニウム配線10とを有している。最上層には、表面保護膜であるフッ素含有の酸・窒化シリコン膜11を有している。

【0015】また、図1(b)においては、素子が形成されたシリコン基板1上に、第1の酸化シリコン(BPSG)膜2と、第1のアルミニウム配線3と、層間絶縁膜であるフッ素含有の酸・窒化シリコン膜11とを有しており、さらに、第2のアルミニウム配線10と、表面保護膜であるフッ素含有の酸・窒化シリコン膜11を有している。

【0016】さらにまた、図1(c)においては、素子が形成されたシリコン基板1上に、第1の酸化シリコン(BPSG)膜2と、第1のアルミニウム配線3と、層間絶縁膜であるフッ素含有の酸・窒化シリコン膜11とを有しており、さらに、第2のアルミニウム配線10と、表面保護膜である窒化シリコン膜12と、フッ素含有の酸・窒化シリコン膜11とを有している。

【0017】次に、本発明の一実施例の半導体装置の製造方法を図面を用いて説明する。

【0018】本実施例では、2層アルミニウム配線構造を有する半導体装置の表面保護膜として、フッ素含有の酸・窒化シリコン膜を形成する場合について述べる。図2は本実施例の2層アルミニウム配線の形成のための工程順の断面図である。

【0019】まず、図2(a)に示すように、シリコン基板1上に、リン・ホウケイ酸ガラス(BPSG)膜などの第1の酸化シリコン膜2(厚さ約0.8 μ m)を介して厚さ約0.8 μ mの第1のアルミニウム配線3を形成する。次に、図2(b)に示すように、厚さ約0.4 μ mの第2の酸化シリコン膜4をプラズマ化学気相成長法によって形成する。ここで、プラズマ化学気相成長法

による酸化シリコン膜4は、テトラエトキシシラン($Si(OC_2H_5)_4$ 、以下、TEOSという)ガスと、酸素ガスとを用い、それぞれのガス流量レートを、50sccm、100sccmとし、圧力10Torr、高周波(13,56MHz)、電力を500W、基板温度300℃なる条件を用いて形成できる。続いて、図2(c)に示すように、スピノングラス膜を形成後、エッチバックを行い、凹部をスピノングラス膜6で埋設し、層間絶縁膜を平坦化する。次に図2(d)に示すように、厚さ約0.4 μ mの第3の酸化シリコン膜7を、第2の酸化シリコン膜4の形成と同条件を用いて形成した後、図2(e)に示すようにビアホール9を形成する。次に、図2(f)に示すように、厚さ約0.8 μ mの第2のアルミニウム配線10を形成する。最後に、図2(g)に示すように、表面保護膜として厚さ約1.5 μ mのフッ素含有の酸・窒化シリコン膜11を形成する。

【0020】ここで、フッ素含有の酸・窒化シリコン膜は、以下の条件を用いて形成できる。

【0021】ガスソース材料としては、フルオロトリノルマルプロボキシシラン[$F_n Si(OC_3H_7)_3$]と、アンモニア(NH_3)と、オゾン(O_3)とを用いた。フルオロトリノルマルプロボキシシランガスは、60℃の温度に保たれたバブラーを用いて窒素バブリングによって得られる。

【0022】フルオロトリノルマルプロボキシシランガス(バブリング用窒素ガスを含む)、アンモニアガス、オゾンガス(含酸素ガス、 O_3 濃度約5%)の流量レートをそれぞれ、1SLM、0.2SLM、5SLMとし、反応室内圧力を600Torr、基板温度を100℃とした。この条件を用いて形成したフッ素含有の酸・窒化シリコン膜の膜組成をX線光電子分光(XPS)によって調べた結果、 $SiO_{1.7}N_{0.2}F_{0.1}$ であった。膜特性の評価には、同条件を用いて直径6インチのシリコン基板上に形成した厚さ約0.4 μ mのフッ素含有の酸・窒化シリコン膜を用いた。膜の屈折率は、約1.60であった。残留応力は約50MPaであり、従来の窒化シリコン膜の残留応力(500~1000MPa)に比べて1桁以上小さく、TEOSとオゾンとを用いて形成した酸化シリコン膜の残留応力(200MPa)よりも小さい値であった。この結果、アルミニウム配線におけるストレスによるボイド発生の問題は完全に解消された。また、膜のリーク電流、比誘電率を $Al/SiON$ F/Si構造(Al 電極面積4 mm^2)のMISダイオードを用いて調べた。膜のリーク電流密度は、5V印加時に、約 $5 \times 10^{-11} A/cm^2$ と十分小さく、比誘電率(1MHz)は約4.5であった。また、残留水分量も、従来の酸化シリコン膜の1/5以下であった。さらに、本実施例で用いたアルミニウム配線パターン(厚さ約0.8 μ m、幅0.6 μ m、間隔0.6 μ m)上に形

成した厚さ約 $1.5\mu\text{m}$ のフッ素含有の酸・窒化シリコン膜の段差被覆性、配線間の埋設性は優れており、空洞の発生や亀裂の発生は全くなく、かつ、形成したフッ素含有の酸・窒化シリコン膜表面は、配線段差を緩和して、なだらかであり、平坦性が向上した。

【0023】本発明にもとづくフッ素含有の酸・窒化シリコン膜は、基板温度 100°C でも、その膜特性は良好である。これは、フッ素が成膜反応の触媒として作用するために成膜温度が、高々 200°C と、低温化が可能となり、形成した膜中にフッ素を含有することによって残留応力の低減が可能となる。また、フッ素を含有することによって比誘電率が従来の窒化シリコン膜（比誘電率、約7）や、酸・窒化シリコン膜（比誘電率5~6）よりも低減される。

【0024】さらに、低温で、かつ比較的高い圧力での成膜であることから、基板表面に吸着したフッ素含有の酸・窒化シリコンの中間体の流動性が高く、平坦性が向上する。

【0025】次に、本実施例で形成した2層アルミニウム配線を有する半導体装置に対して、300時間のプレッシャークッカー試験（ 125°C 、2気圧）を行った結果、アルミニウム配線の腐食は全く見られなかった。これは膜中に含有しているフッ素が撥水性を高め、窒化シリコン成分が膜中への水分の浸入を阻止しているためである。フッ素含有の酸・窒化シリコン膜は、低温形成が可能であること、残留応力が小さいことなどから容易に厚膜化が可能となり、 $3\mu\text{m}$ 程度の厚さまでは、亀裂の発生なしに形成できる。厚膜化によって、さらに耐湿性が向上する。

【0026】また、直径 $0.8\mu\text{m}$ のビアホール部の接続抵抗は約 0.15Ω であり、従来技術を用いたときの接続抵抗（ 0.2Ω ）よりも小さい値であった。

【0027】フッ素含有の酸・窒化シリコン膜の組成は、 $\text{SiO}_{2-x}\text{N}_x(1-y)\text{F}_{xy}$ で表わされ、X、Yがそれぞれ $0.1\leq X\leq 0.5$ 、 $0.1\leq Y\leq 0.5$ の範囲で、上述した効果が得られる。

【0028】次に、本発明の他の実施例である半導体装置の製造方法を説明する。この実施例では、2層アルミニウム配線を有する半導体装置の表面保護膜と、層間絶縁膜の両方にフッ素含有の酸・窒化シリコン膜を用いる場合について述べる。図3はこの実施例の2層アルミニウム配線形成のための工程順の断面図である。

【0029】まず図3（a）に示すように、シリコン基板1上に、リン・ホウケイ酸ガラス（BPSG）膜などの第1の酸化シリコン膜2（厚さ約 $0.8\mu\text{m}$ ）を介して、厚さ約 $0.8\mu\text{m}$ の第1のアルミニウム配線3を形成する。次に、図3（b）に示すように、層間絶縁膜として厚さ約 $1.3\mu\text{m}$ のフッ素含有の酸・窒化シリコン膜11を、図2の実施例の方法と同条件で形成する。続いて、図3（c）に示すようにビアホール9を形成した

後、図3（d）に示すように、厚さ約 $0.8\mu\text{m}$ の第2のアルミニウム配線10を形成する。最後に、図3

（e）に示すように、表面保護膜として厚さ約 $1.5\mu\text{m}$ のフッ素含有の酸・窒化シリコン膜11を形成する。以上の工程で、2層アルミニウム配線構造を有する本発明の半導体装置が形成できる。

【0030】図3の方法で形成した2層アルミニウム配線を有する半導体装置に対して、300時間のプレッシャークッカー試験（ 125°C 、2気圧）を行ったところ、アルミニウム配線の腐食は全くなく、さらに、断線や、短絡の発生はまったくないものであり、第2の実施例と同様な結果が得られる。

【0031】次に、本発明の別の実施例を説明する。この実施例では、2層アルミニウム配線の層間絶縁膜としてフッ素含有の酸・窒化シリコン膜を用い、表面保護膜として窒化シリコン膜とフッ素含有酸・窒化シリコン膜とを用いる場合について図4を参照しながら述べる。

【0032】まず、図4（a）に示すように、シリコン基板1上に第1の酸化シリコン膜としてリン・ホウケイ酸ガラス（BPSG）膜（厚さ約 $0.8\mu\text{m}$ ）2を介して、厚さ約 $0.8\mu\text{m}$ の第1のアルミニウム配線3を形成した後、図4（b）に示すように、層間絶縁膜として厚さ約 $1.3\mu\text{m}$ のフッ素含有の酸・窒化シリコン膜11を図2と同条件で形成する。次に、図4（c）に示すように、ビアホール9を形成した後、図4（d）に示すように、厚さ約 $0.8\mu\text{m}$ の第2のアルミニウム配線10を形成する。次に、厚さ約 $0.7\mu\text{m}$ の窒化シリコン膜12を形成する。ここで、窒化シリコン膜12は、シラン（ SiH_4 ）ガスとアンモニア（ NH_3 ）ガスとを用いるプラズマ化学気相成長法で基板温度 290°C で形成できる。最後に、図2の実施例と同条件で厚さ約 $0.5\mu\text{m}$ のフッ素含有の酸・窒化シリコン膜11を形成する。

【0033】以上の図4に示す工程で形成した2層配線を有する半導体装置に対して、図2、図3に示す実施例と同様に、300時間のプレッシャークッカー試験を行ったところ、アルミニウム配線の腐食は全くないものであり、図2、図3の実施例と同様な効果が得られた。また、窒化シリコン膜上にフッ素含有の酸・窒化シリコン膜を形成しているため、表面の平坦性の優れた保護膜が形成でき、ポリイミド膜を用いなくとも信頼性が向上した。

【0034】図1乃至図4に示す実施例において、配線材料としてアルミニウムを用いているが、これは、アルミニウム合金、タングステン、モリブデン、銅、白金、金、チタン、ポリシリコン、金属シリサイドのうちの少なくとも1つから成る膜あるいは、これらの金属、金属シリサイドの上下にチタン含有タングステン、窒化チタン、タンタル、チタンのうちの少なくとも1つの膜を形成した積層配線構造であってもよく、配線層数は、2層に

限らず3層以上であっても良い。

【0035】また、フッ素含有の酸・窒化シリコン膜は、上記各実施例以外でも、他の酸化シリコン膜、窒化シリコン膜などの他の絶縁膜との積層膜であってもよい。

【0036】さらに、各実施例では、フッ素含有の酸・窒化シリコン膜の形成には、フルオロトリノルマルプロポキシシランガスとオゾンガスとアンモニアガスとを用いて形成しているが、フルオロトリノルマルプロポキシシランの他に、フルオロトリメトキシシラン、フルオロトリエトキシシラン、フルオロトリイソプロポキシシラン、フルオロトリブトキシシランなどを用いることもできる。また、オゾンガスを用いる替りに酸素ガス、水蒸気を用いることもできる。さらに、アンモニアガスのかわりに、窒素ガス、亜酸化窒素ガスを用いてもよい。さらにまた、本実施例では、熱化学気相成長法でフッ素含有の酸・窒化シリコン膜を形成しているが、これは、プラズマ化学気相成長法、光化学気相成長法、あるいは電子サイクロトロン共鳴を用いる化学気相成長法のうちの少なくとも1つを用いることができる。

【0037】

【発明の効果】以上説明したように、本発明は、層間絶縁膜、表面保護膜の少なくとも一部にフッ素含有の酸・窒化シリコン膜を用いることによって、以下の効果を有している。

【0038】まず、第1の、高々200℃の温度で形成しているため、フッ素含有の酸・窒化シリコン膜の厚さを3μm程度にしても亀裂の発生がなく、半導体装置の多層配線の耐湿信頼性が向上するという効果を有する。

【0039】また、本発明のフッ素含有の酸・窒化シリコン膜の残留応力は約50MPaと、従来の酸化シリコン膜の残留応力(200MPa)や、窒化シリコン膜の残留応力(500~1000MPa)に比べて十分小さいため、アルミニウム配線にボイドの発生は全くなく、したがって断線や配線抵抗の増加は全くないという効果を有している。

【0040】さらに、本発明のフッ素含有の酸・窒化シリコン膜中の残留水分量は従来の酸化シリコン膜に比べて1/5程度であることからビアホール部における接続抵抗の増加が全くなく、かつ、水分に起因するアルミニウム配線の腐食は全くないという効果も有している。

【0041】さらにまた、表面保護膜の少なくとも一部にフッ素含有の酸・窒化シリコン膜を有していることから、表面の平坦性は従来の窒化シリコン膜よりも優れており、ポリイミド膜を用いる平坦化工程を用いなくとも樹脂の応力による信頼性の低下がないという効果を有しており、製造工程の短縮が可能となり、コストも低減できる。

【0042】以上説明したように、本発明は、半導体装置及びその製造方法として多大な効果を有している。

【図面の簡単な説明】

【図1】本発明の実施例の半導体装置の2層アルミニウム配線構造をそれぞれ示す断面図であり、フッ素含有の酸・窒化シリコン膜を表面保護膜に用いた場合(a)、層間絶縁膜と表面保護膜の両方に用いた場合(b)、層間絶縁膜と表面保護膜の一部に用いた場合(c)である。

【図2】本発明の一実施例による2層アルミニウム配線構造を有する半導体装置の製造方法を工程順に示す断面図である。

【図3】本発明の他の実施例による2層アルミニウム配線構造を有する半導体装置の製造方法を工程順に示す断面図である。

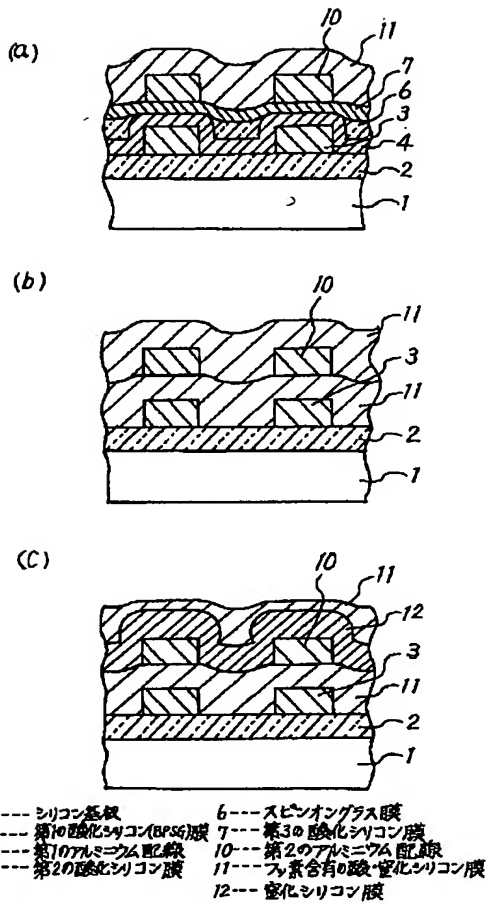
【図4】本発明の別の実施例による2層アルミニウム配線構造を有する半導体装置の製造方法を工程順に示す断面図である。

【図5】従来技術の半導体装置の製造方法を工程順に示す断面図である。

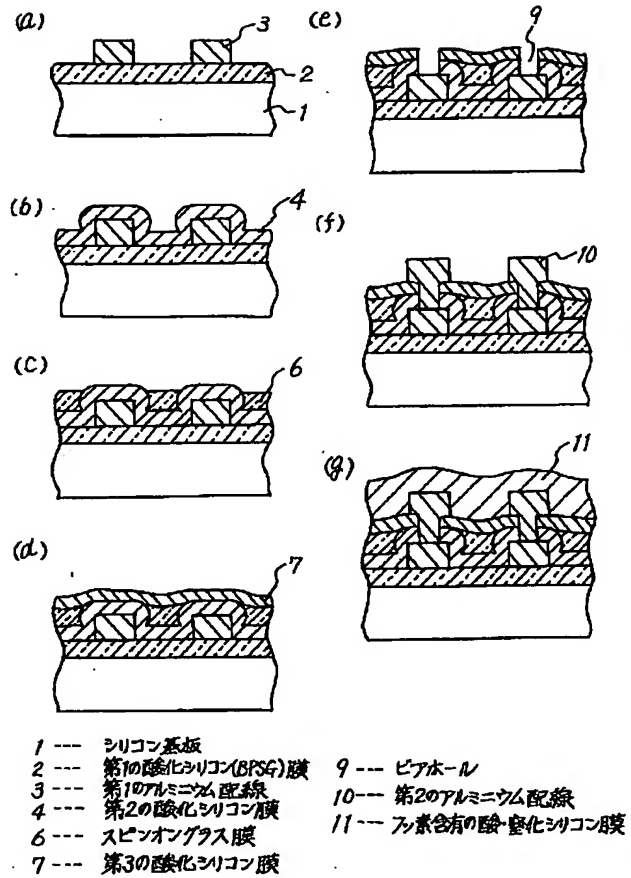
【符号の説明】

- 1 シリコン基板
- 2 第1の酸化シリコン(BPSG)膜
- 3 第1のアルミニウム配線
- 4 第2の酸化シリコン膜
- 5 TEOS-オゾンSiO₂膜
- 6 スピンオングラス膜
- 7 第3の酸化シリコン膜
- 8 レジスト
- 9 ビアホール
- 10 第2のアルミニウム配線
- 11 フッ素含有の酸・窒化シリコン膜
- 12 窒化シリコン膜

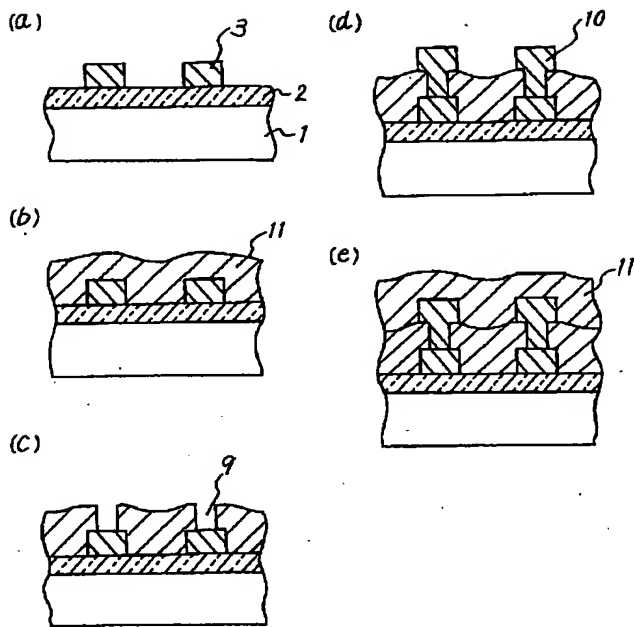
【図 1】



【図 2】

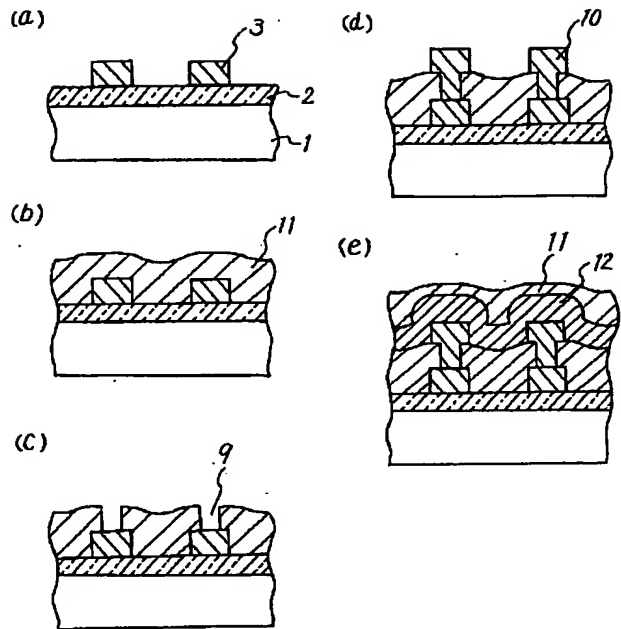


【図3】



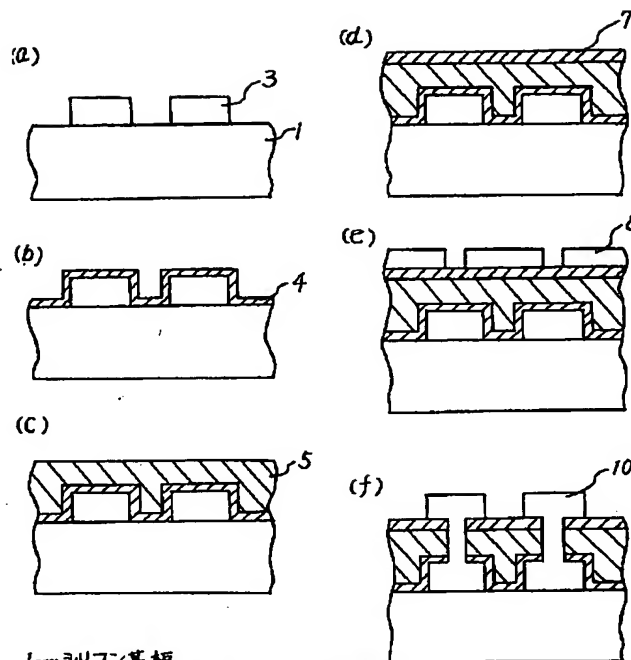
- 1 --- シリコン基板
 2 --- 第1の酸化シリコン(BPSG)膜
 3 --- 第1のアルミニウム配線
 9 --- ビアホール
 10 --- 第2のアルミニウム配線
 11 --- フッ素含有の酸変性シリコン膜

【図4】



- 1 --- シリコン基板
 2 --- 第1の酸化シリコン(BPSG)膜
 3 --- 第1のアルミニウム配線
 9 --- ビアホール
 10 --- 第2のアルミニウム配線
 11 --- フッ素含有の酸変性シリコン膜
 12 --- 窒化シリコン膜

【図 5】



- 1---シリコン基板
 3---下層Al配線層(第1のアルミニウム配線層)
 4---プラズマSiO₂膜(第2の酸化シリコン膜)
 5---TEOS-オゾンSiO₂膜
 7---プラズマSiO₂膜(第3の酸化シリコン膜)
 8---レジスト
 10---上層Al配線層(第2のアルミニウム配線層)

【手続補正書】

【提出日】平成6年12月14日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項4

【補正方法】変更

【補正内容】

【請求項4】 前記酸素原子を含むガスは、酸素(O₂)ガス、水蒸気、オゾンガスのうち少なくとも1つであることを特徴とする請求項2に記載の半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正内容】

【0005】層間絶縁膜の一部に、TEOSとオゾンと

を用いる常圧CVD法で形成したSiO₂膜(以下TEOS-オゾンSiO₂膜という)を用いているが、TEOS-オゾンSiO₂膜は、基板温度が350℃と高く、成膜後には、熱ストレスによるクラックが発生しやすく、このために高々1μmの厚さが限界である。この亀裂の発生により多層配線の耐湿信頼性が劣化するという問題がある。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正内容】

【0038】まず、第1に、高々200℃の温度で形成しているため、フッ素含有の酸・窒化シリコン膜の厚さを3μm程度にしても亀裂の発生がなく、半導体装置の多層配線の耐湿信頼性が向上するという効果を有する。

フロントページの続き

(51)Int. Cl.⁶

H01L 21/318

識別記号

庁内整理番号

F I

技術表示箇所

C 7352-4M